

# Techniques d'insertion automatique de points de test dans des circuits combinatoires

**Karima BENATCHBA, Abdelhak BENKRID, Mouloud KOUDIL**  
Institut National d'Informatique, BP 68 M, 16270 Oued-Smar, Alger, Algérie  
Email: imed @ist.cerist.dz

*Abstract - This paper introduces some techniques aiming at improving the fault coverage of combinational circuits tested using pseudo-random testing. Based on the Force-Observe approach, the given solutions consist of modifying the circuits under test by inserting two types of test points: observation and control points.*

*Keywords:* test-point insertion, pseudo-random testing, control points, observation points, Force-Observe, FO.

*Résumé - Cet article présente quelques solutions ayant pour but d'améliorer la testabilité des circuits combinatoires testés de manière pseudo-aléatoire. S'inscrivant dans l'approche Force-Observe, les solutions préconisées consistent en la modification des circuits par l'insertion de deux types de points de test: les points d'observation et les points de contrôle.*

*Mots clés:* insertion de points de test, test pseudo-aléatoire, points de contrôle, points d'observation, Force-Observe, FO.

## 1. Introduction

Nul ne peut encore ignorer la progression que connaît, de nos jours, le domaine de la conception des circuits intégrés à très grande échelle. Une preuve de cette progression est le nombre sans cesse grandissant de transistors par unité de surface. Parallèlement, il est primordial pour le concepteur de pouvoir garantir que son circuit réalise bien la fonction pour laquelle il a été conçu; et si le test d'un millier de composants par unité de surface n'est pas une tâche aisée, on peut aisément imaginer ce qu'il en est pour plusieurs millions de transistors sur la même surface. Le test est donc un domaine qui préoccupe depuis de nombreuses années tant les industriels que les chercheurs. Le test pseudo-aléatoire, bien qu'étant l'une des principales techniques adoptées, n'en souffre pas moins d'un problème important qui est celui des pannes résistantes à ce genre de test. Le présent travail s'inscrit dans l'approche **FORCE-OBSERVE** développée à l'*Ecole Polytechnique de Montréal* [SAV 88] et qui propose comme solution à ce genre de faiblesse d'apporter des modifications au circuit pour rendre ses différents noeuds plus facilement contrôlables et observables. Cet article présente, tout d'abord, le domaine de l'insertion de points de test qui, bien qu'abordé dès 1969, reste un domaine que relativement peu de personnes ont tenté de résoudre à fond. Les différents travaux s'intéressent, à notre connaissance, surtout à l'approche déterministe. De plus, ils ne s'appliquent souvent qu'à des cas particuliers de circuits ou encore présentent des solutions sans se soucier de leur possibilité d'être appliquées. Cet article met en évidence un certain nombre de problèmes qui peuvent entraîner des couvertures de pannes très basses ou encore aboutir à l'insertion d'un nombre prohibitif de points de test. Ces problèmes ont eu tendance à être ignorés par les différents travaux ayant abordé le domaine. Un certain nombre de techniques d'insertion de points de test qui ont été développées est présenté. Elles permettent d'effectuer automatiquement les opérations suivantes :

- Détecter les pannes résistantes au test.
- Y remédier en déterminant le type des points de test nécessaires, leur emplacement ainsi que le mode auquel ils doivent appartenir.

Les résultats obtenus à l'aide de ces techniques sur des circuits réputés difficilement testables prouvent l'efficacité de l'insertion de points de test en général, et de l'approche suivie en particulier pour éliminer les pannes résistantes au test pseudo-aléatoire.

## 2. Test pseudo-aléatoire

Il est indispensable que le concepteur puisse garantir, dès la phase de conception, que le circuit, une fois fabriqué, réalise la fonction désirée. Ainsi, si découvrir un composant défectueux présente un coût  $X$ , le découvrir sur une carte coûte 10 fois plus cher alors qu'il en coûtera 100 fois plus de s'en apercevoir à l'assemblage et 1000 fois plus cher si le système s'avère défectueux chez le client. D'autre part, le test n'est pas une tâche aisée et tester un composant qui n'a pas été conçu en tenant compte de cette contrainte, peut s'avérer prohibitif en temps. Ainsi, appliquer, par exemple, un test exhaustif à un circuit comprenant 64 entrées sur une machine fonctionnant à 100 MHz, nécessiterait plus de 5849 ans!

L'approche *aléatoire* ne nécessite, contrairement aux autres, aucune étape préalable de recherche des vecteurs de test à appliquer. Ces derniers sont générés aléatoirement. Cette approche se divise en deux classes selon la technique employée pour générer les vecteurs (le test aléatoire et le test pseudo-aléatoire). La différence entre les deux réside dans le fait qu'un test pseudo-aléatoire n'autorise pas la répétition des différents vecteurs appliqués, ce qui entraîne des longueurs de test inférieures.

Cette approche présente cependant un inconvénient. En effet, certaines pannes présentent des probabilités de détection très faibles et nécessitent donc un nombre prohibitif de vecteurs pour les tester (sans toujours y parvenir). Elles sont dites "*résistantes au test pseudo-aléatoire*" (*random pattern resistant faults*). Les PLA sont un exemple de circuit résistant au test aléatoire [SAV 88B]. Deux solutions sont généralement adoptées pour résoudre ce genre de problème:

- La première consiste à générer des vecteurs aléatoires pondérés en modifiant les contrôlabilités des entrées pour maximiser les probabilités de détection [CAR 73]. Il surgit cependant certains problèmes lorsqu'un seul ensemble de poids est appliqué. En effet, il peut survenir des conflits lorsqu'un noeud conduit plus d'une porte. Deux solutions tentent de résoudre ce problème: la première préconisant de recourir à un simulateur et la seconde consistant à générer plusieurs ensembles de poids à l'aide de générateurs plus complexes et donc plus coûteux en surface.

- La seconde technique pour éliminer les pannes résistantes au test aléatoire consiste à modifier le circuit en insérant des points de test. Elle est basée sur l'observation que ces pannes sont principalement dues aux difficultés de forcer les noeuds internes d'un circuit à une valeur donnée ou encore d'observer la valeur d'un noeud interne sur l'une des sorties primaires. Elle consiste donc à insérer des circuits visant à faciliter le contrôle ou l'observation des noeuds internes.

## 3. Insertion de points de test

Elle constitue la partie la plus importante de notre travail. Cette technique permet d'améliorer la contrôlabilité et l'observabilité des différents noeuds et donc la couverture de pannes globale des circuits. Depuis 1969, date à laquelle, à notre connaissance, a paru la première publication [GAD 69], un certain nombre de travaux a été effectué. Ainsi, HAYES et FRIEDMAN [HAY 73] présentent une technique qui nécessite un simulateur et n'insère que des points d'observation. HAYES [HAY 74] présente une solution peu, voire irréalisable sur le plan

pratique. AZEMA et al [AZE 77] proposent la première solution s'appliquant au test pseudo-aléatoire mais se limitent aux points d'observation. Dans la même année, FOX [FOX 77] propose une méthode pour la réduction du nombre de points d'observation. Il faudra ensuite attendre 1986, année où BRIERS et TOTTON [BRI 86] proposent une solution basée sur une simulation de pannes. Aucun schéma n'a cependant été proposé quant à la réalisation des points de test. Une implantation pourrait considérablement augmenter le nombre de points insérés et le temps d'exécution. En 1987, KRISHNAMURTHY [KRI 87] développe une méthode d'insertion de points de test (points d'observation seuls) orientée vers une génération algorithmique des vecteurs de test. En 1987, la technique *crosscheck* [GHE 87, GHE 89, CHA 93] est présentée. Elle consiste en l'utilisation d'une grille dont l'intersection des lignes et des colonnes constitue des points d'observation. Notons cependant que cette technique est conçue pour une classe particulière de circuits: les prédiffusés.

Les travaux de IYENGAR et BRAND [IYE 89] utilisent également un simulateur pour insérer d'abord des points de contrôle à '0.5' puis des points d'observation. Les derniers travaux en date sont, à notre connaissance, ceux de Bell Northern Research : la technique CRF ( Cost Reduction Factor ) [SCH 90]. Cette technique utilise une fonction de coût pour mesurer la testabilité du circuit dans un contexte pseudo-aléatoire. Cette technique nécessite cependant une simulation de pannes pour la sélection des points de test, ce qui présente un inconvénient en termes de temps d'exécution lorsqu'elle est appliquée à de gros circuits.

L'approche FO (Force Observe) a été présentée pour la première fois dans [SAV 88]. C'est une méthode permettant d'éliminer les noeuds difficilement testables. Orientée, à l'origine, vers une génération algorithmique des vecteurs de test puis, plus tard vers le test pseudo-aléatoire [SAV 89, SAV 91], elle est basée sur la sensibilisation aux vecteurs pseudo-aléatoires des pannes résistantes au test en apportant des modifications au circuit afin d'améliorer la couverture de pannes. Le but de cette approche est donc d'être capable de contrôler ou d'observer un noeud quelconque à un coût raisonnable en modifiant certaines portes de telle sorte que leur sortie soit contrôlable à '1' ou '0' ou encore en rendant cette sortie observable. De tels points de test sont adressables un par un ou en groupe à l'aide d'un signal de sélection. Le test s'effectue en un certain nombre d'étapes dénommées "modes" durant lesquels une partie des points de test est activée. Une évaluation des performances est présentée dans [SAV 88] montrant que cette approche introduit en général une dégradation de moins de 7% de la vitesse d'opération alors que la surface additionnelle peut être inférieure à 1% de la surface totale du circuit. Utilisée avec la notion de chaîne circulaire, cette technique permet d'atteindre des couvertures de pannes de 100% avec un temps d'application de moins d'une seconde. La métrique COP est utilisée pour la détection des noeuds difficilement testables et pour guider l'insertion des points de test. Cette approche est donc à tous points de vue intéressante comme le prouvent les résultats obtenus où 9 points de contrôle et 24 points d'observation insérés manuellement ont permis d'obtenir une couverture de pannes supérieure à 99% sur le circuit réputé le plus difficile des benchmarks combinatoires ISCAS 85.

L'insertion de points de test dans l'approche FO est basée sur le traitement des pannes prises en groupes. Le fait que les circuits combinatoires se présentent généralement sous forme arborescente rend possible le regroupement des noeuds en sous ensembles aussi appelés *secteurs de pannes* [LAG 89, KOU 96] ayant une forme conique et englobant tous les noeuds se trouvant soit dans l'entrance de la tête de secteur s'il s'agit de secteurs dits observables, soit dans sa sortance s'il s'agit de secteurs contrôlables. Il apparaît donc deux types de secteurs selon le problème commun dont souffrent les points leur appartenant. Les secteurs observables contiennent des noeuds ayant de mauvaises observabilités. Ils ont la forme d'un cône orienté des sorties vers les entrées ">" alors que les secteurs contrôlables (sous la forme d'un "<") englobent les noeuds ayant une mauvaise contrôlabilité.

#### 4. Techniques développées

Dans ce qui suit, les différentes techniques expérimentées sont présentées dans l'ordre chronologique de leur développement. A partir de la description aplatie du circuit, chaque technique effectue automatiquement les opérations suivantes:

- Analyse de la testabilité du circuit: évaluation préalable de la testabilité du circuit en calculant les nombres COP pour chaque noeud puis en estimant la couverture de pannes globale.
- Insertion des points de test: choix des types de points de test nécessaires et le lieu de leur insertion.

Les circuits sur lesquels se sont déroulées les différentes expérimentations sont des circuits combinatoires types proposés à ISCAS 1985 par BRGLEZ dans [BRG 85] et qui, depuis, sont très largement utilisés pour évaluer les performances des algorithmes proposés dans le cadre de travaux de recherche. Dix circuits y sont présentés dont le plus simple, le C432 - qui est un décodeur de priorité - comporte 160 portes et 432 noeuds alors que le plus gros, le C7552 (une unité arithmétique et logique) comporte 3512 portes et 7552 noeuds. Le C7552 a donc été utilisé car, en plus d'être le plus gros, c'est le seul qui présente des problèmes de test suffisamment importants (pannes résistantes au test pseudo-aléatoire) pour justifier une insertion de points de test. Le test pseudo-aléatoire est l'approche suivie avec les mesures COP pour guider l'insertion de points de test. Précisons que tout au long des travaux, un test pseudo-aléatoire de  $2^{15}$  vecteurs a été appliqué.

La méthode de calcul de la couverture de pannes reste inchangée. Par contre, les différents paramètres régissant l'insertion de points de test (seuil de mauvaise contrôlabilité, seuil de mauvaise observabilité, seuil de mauvaise détectabilité) sont ajustés différemment afin d'en évaluer l'impact sur le nombre de points de test insérés et la couverture de pannes obtenue.

##### 4.1. Technique de création de secteurs

Pour créer les secteurs, le graphe du circuit est parcouru de manière récursive des sorties primaires vers les entrées pour détecter les noeuds difficilement observables puis des entrées vers les sorties pour les mauvaises contrôlabilités. Tous les noeuds souffrant d'un problème d'observabilité (contrôlabilité) sont rangés dans une liste. Cette dernière est triée dans l'ordre décroissant (croissant) des niveaux logiques - des sorties vers les entrées (et vice versa pour les problèmes de contrôlabilité). Chacun des noeuds de la liste est considéré comme candidat à l'insertion d'un point de test. Des secteurs en forme de cônes sont alors formés et tous les noeuds appartenant à un secteur sont considérés comme couverts et retirés de la liste. Un noeud est couvert s'il se trouve dans le sous-graphe formant l'entrance de la tête de secteur.

L'inconvénient de cette méthode est le nombre élevé de points insérés. De plus, il n'est fait aucun cas de l'éventuelle inefficacité d'un noeud à résoudre le manque d'observabilité (contrôlabilité) des noeuds contenus dans le secteur dont il est la tête. En effet, la supposition qu'un point de test pourra résoudre le problème d'observabilité (de contrôlabilité) de tous les noeuds situés dans le cône partant de sa position et s'étendant jusqu'aux entrées (sorties) primaires peut souvent s'avérer trop optimiste.

##### 4.2. Propagation de l'observabilité et de la contrôlabilité

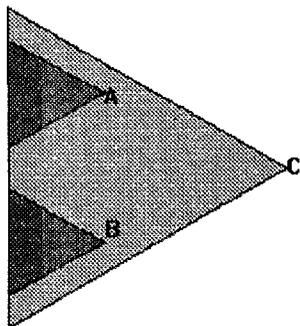
Cette technique a pour but de résoudre le problème précédent en calculant immédiatement l'effet de l'insertion d'un point de test sur les pannes situées dans son entrance (sa sortance). Ainsi, tous les noeuds dont la détectabilité est améliorée au delà d'un certain seuil, dont la valeur est fixée par le concepteur, sont considérés comme couverts par le secteur du point de test inséré. Le cône d'efficacité d'un noeud ne s'étend plus jusqu'aux entrées (sorties) primaires mais réellement jusqu'au niveau logique où la détectabilité est jugée insuffisante. Rappelons que la détectabilité

d'un noeud selon la métrique COP est le produit **Contrôlabilité** × **Observabilité**. Ainsi par exemple, un point de contrôle qui serait incapable de résoudre son propre problème de détectabilité à cause d'une observabilité insuffisante, serait déclaré inefficace, placé dans une liste et traité de manière individuelle ultérieurement. Les noeuds dont le problème de détectabilité est résolu sont retirés de la liste des points candidats à l'insertion d'un point de test.

Les résultats obtenus (tableau 1) prouvent que la couverture de pannes est améliorée (le calcul de l'effet des points de test est plus réaliste) avec cependant une augmentation prévisible du nombre de points de test.

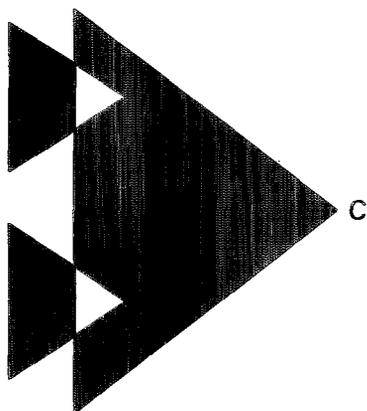
#### 4.3. Insertion de points d'observation aux niveaux logiques supérieurs

Cette méthode tente de réduire le nombre de points de test insérés. Elle consiste à ne plus placer le point de test sur le lieu même de la panne, mais à remonter d'un ou plusieurs niveaux en amont. Ainsi, plusieurs têtes de secteurs pourraient se trouver comprises dans ce cône. Dans l'exemple de la figure 1, les têtes de secteurs sont les noeuds A et B. L'insertion d'un point d'observation en C permet d'englober les deux cônes et de réduire le nombre de points insérés.



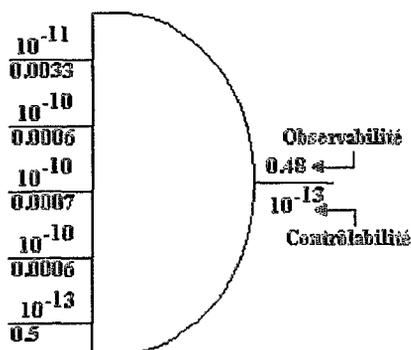
**Fig. 1:** Remontée de plusieurs niveaux logiques.

Le nombre de points se trouve effectivement être réduit par cette méthode. L'inconvénient cependant est qu'étant donné que la profondeur logique jusqu'à laquelle un point de test reste efficace n'est pas infinie, il apparaît un risque de ne plus couvrir tous les problèmes d'observabilité. Ainsi, dans l'exemple de la figure 2, les parties du cône représentées en noir sont couvertes par des points d'observation situés en A et B mais ne le sont plus par un point situé en C. La solution consiste à conserver la trace de tous les points couverts par une tête de secteur donnée puis remonter d'un niveau logique à la fois. Dès que le nouveau noeud choisi cesse de couvrir un point difficilement observable et préalablement couvert, la remontée est arrêtée et le noeud situé au niveau inférieur est pris comme tête de secteur.



**Fig. 2:** Exemple où un point d'observation peut cesser d'être efficace.

Un second inconvénient provient du fait que certains problèmes d'observabilité sont causés par une faible contrôlabilité des noeuds voisins. Rappelons que l'observabilité d'un noeud est le produit de l'observabilité de la sortie de la porte qu'il conduit par la contrôlabilité des autres entrées. Cette solution peut donc tenter de résoudre un problème d'observabilité causé par une mauvaise contrôlabilité en insérant un point d'observation qui s'avère, en fait, totalement inutile. La conséquence en est une augmentation du nombre de points d'observation, du nombre de têtes de secteurs inefficaces ainsi que du temps de traitement sans pour autant améliorer la couverture de pannes. Ce genre de problèmes se retrouve surtout sur les portes à entrées multiples. Ainsi, dans l'exemple du ET à 5 entrées tiré du C7552 (figure 3), l'observabilité chute énormément de la sortie aux entrées.



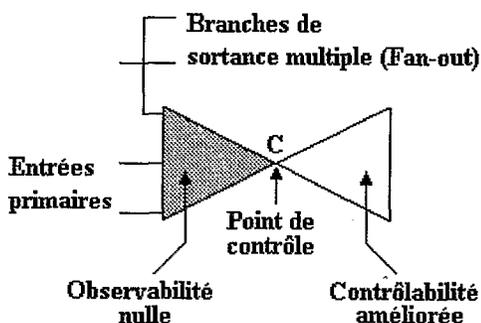
**Fig. 3:** Exemple de mauvaise observabilité induite par de mauvaises contrôlabilités.

#### 4.4. Insertion de points doubles

La première solution au problème précédent nous a été inspirée par des discussions avec M. Schulz (Bell Northern Research). Elle consiste à insérer des points doubles: c'est à dire à la fois points d'observation et de contrôle. Elle présente l'avantage de résoudre les problèmes d'observabilité causés par un manque d'observabilité seul avec le point d'observation alors que le

point de contrôle améliore la contrôlabilité, ce qui résout par la même occasion les problèmes d'observabilité dus à une faible contrôlabilité des noeuds voisins.

Il existe cependant quelques inconvénients dont le premier est l'effet d'ombre qui n'est pas un problème propre à cette technique seule: l'insertion d'un point de contrôle (point C sur la figure 4), nuit à l'observabilité de son entrée. Ainsi, tous les noeuds situés en amont de ce point voient leur observabilité forcée à zéro et ce, jusqu'à la rencontre d'une entrée primaire ou d'une branche de sortance multiple (l'observabilité pouvant être améliorée dans ce cas par un autre chemin aboutissant à une branche différente de cette même sortance). D'où l'apparition de problèmes d'observabilité supplémentaires.



**Fig. 4:** illustration de l'effet d'ombre.

Le problème d'effet d'ombre nécessite, pour le résoudre, des points de test doubles à chaque entrée de la porte contrôlée. Ceci entraîne une augmentation considérable du nombre de points de test insérés.

Le second inconvénient de l'insertion de points doubles est que l'outil est incapable de faire la différence entre un problème d'observabilité causé simplement par une mauvaise observabilité et celui causé par une faible contrôlabilité du voisinage. Dans les deux cas, un point double est inséré avec un point de contrôle inutile dans le premier cas et un point d'observation inutile dans le second.

#### 4.5. Inversion des modes

Cette technique présente une seconde solution au problème des mauvaises observabilités induites par une faible contrôlabilité. Elle consiste à commencer par tenter de résoudre les mauvaises contrôlabilités avant de passer aux observabilités. Un premier mode consiste donc à placer des points de contrôle aux portes conduisant des noeuds difficilement contrôlables alors que le second mode, conservant les précédents points de contrôle insère des points d'observation. L'effet d'ombre est cependant toujours présent dans cette technique, entraînant l'insertion d'un nombre important de points d'observation.

#### 4.6. Réajustement des seuils

L'impact des différents seuils a été évalué. Ceci a permis d'ajuster ces derniers, d'une part, puis de tirer quelques conclusions quant à leur effet sur la couverture de pannes et le nombre de points de test insérés. Ainsi, des seuils moins sévères conduisent à une meilleure couverture de pannes au prix d'un plus grand nombre de points. Il est donc clair qu'un compromis doit être trouvé entre la couverture de pannes désirée et un nombre acceptable de points de test. Ce compromis est souvent moins difficile à trouver qu'il n'y paraît étant donné que certains

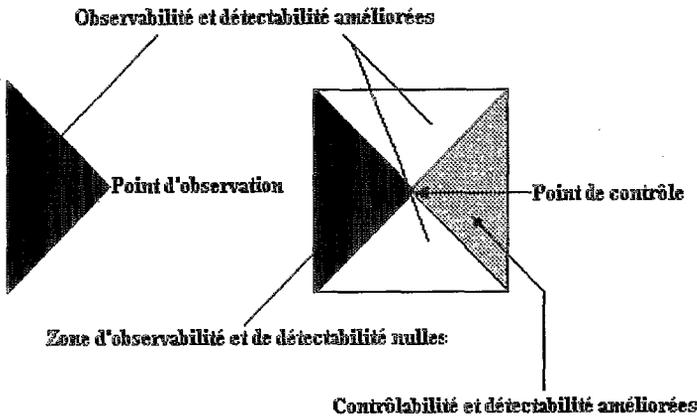
concepteurs se contentent souvent d'une couverture de pannes relativement basse. C'est donc en se basant sur ces différents critères que notre choix s'est fixé sur les seuils utilisés et qui sont les suivants:

- Seuil de mauvaise détectabilité: 0.0001. C'est le seuil en dessous duquel un point de test est déclaré inefficace.
- Seuil de mauvaise observabilité: 0.0001. Un point dont l'observabilité est inférieure à ce seuil est déclaré non observable.
- Seuil de mauvaise contrôlabilité: 0.01. Un point dont la contrôlabilité est inférieure à ce seuil est déclaré non contrôlable.
- Seuil où une panne est déclarée testée: 1.0.

Le concepteur peut également, en modifiant les différents seuils, agir globalement sur les zones où seront insérés ces points (plus ou moins proches des entrées ou des sorties). Certains points sont déclarés inefficaces à l'issue de la phase de résolution des mauvaises contrôlabilités. Ils posent le problème de savoir si le critère choisi pour juger de l'efficacité d'un point est le bon. La question qui se pose à ce stade est donc de savoir s'il existe de meilleurs indicateurs que la détectabilité pour juger de l'efficacité d'un point de test.

#### 4.7. Amélioration de la contrôlabilité et de l'observabilité

Il semble logique, de prime abord, de choisir la détectabilité comme critère d'efficacité d'un point de test. Ainsi, un point d'observation améliore la détectabilité dans le cône formé par son entrance alors qu'un point de contrôle améliore la détectabilité dans sa sortance et son voisinage (figure 5).

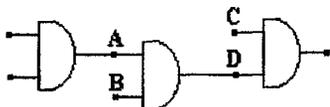


**Fig. 5:** Effet des points de test sur la détectabilité.

Le choix de la détectabilité comme critère d'évaluation de l'efficacité d'un point de test conduit cependant à des problèmes parfaitement justifiés. Ainsi, dans l'exemple de la figure 6, supposons que le noeud A souffre d'une mauvaise contrôlabilité ainsi que le noeud D. De plus, supposons que A et B possèdent une très basse observabilité. Rappelons que, selon la métrique COP appliquée à la seconde porte ET de la figure 6:

$$\begin{aligned} \text{Dét}_A &= \text{Obs}_A \times \text{Contr}_A & (1) \\ \text{Obs}_A &= \text{Obs}_D \times \text{Contr}_B & (2) \\ \text{et } \text{Obs}_B &= \text{Obs}_D \times \text{Contr}_A & (3) \end{aligned}$$

La détectabilité en A est donc mauvaise et un point de contrôle à cet endroit n'est pas suffisant pour l'améliorer. Le noeud A est donc jugé inefficace et retiré de la liste. Par contre, l'insertion d'un point de contrôle en C améliore l'observabilité en D et donc en A. Le fait de rejeter le point A comme candidat à l'insertion d'un point de contrôle conserve, non seulement la mauvaise contrôlabilité de ce noeud et de D mais également la mauvaise observabilité en B. Le second mode qui vise à régler les problèmes d'observabilité tente, naturellement, d'insérer un point d'observation en B, ce qui augmente le nombre de points d'observation sans améliorer la couverture de pannes globale (le problème d'observabilité en B étant dû à une mauvaise contrôlabilité en A).



**Fig. 6:** Cas d'un point de contrôle inefficace pour l'amélioration de la détectabilité.

Il est donc préférable de choisir l'amélioration de l'observabilité et de la contrôlabilité comme critères d'efficacité de l'insertion de points de test. Ainsi, dans un premier mode, il est possible de régler tous les problèmes de contrôlabilité sans se préoccuper des mauvaises détectabilités. Les seuls problèmes qui subsistent alors sont causés par les noeuds souffrant d'une mauvaise observabilité. Il est possible de les éliminer en insérant, dans le second mode des points d'observation. Les résultats (tableau 1) prouvent qu'il est ainsi possible de réduire le nombre de points d'observation.

Cette technique ne permet cependant toujours pas d'éliminer l'effet d'ombre introduit par les points de contrôle, ce qui influe négativement sur la couverture de pannes globale.

#### 4.8. Nouvelle répartition des modes

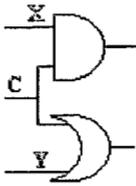
Dans cette méthode, les modes sont répartis différemment, de telle sorte à prendre en compte l'avantage d'insérer des points de contrôle sans hériter des inconvénients (effet d'ombre). En effet, une première phase commence par insérer des points de contrôle. Dans une seconde phase, les problèmes d'observation seuls sont résolus: avant d'insérer les points d'observation, les points de contrôle sont désactivés en prenant soin de retirer de la liste des pannes non couvertes tous les noeuds résolus dans la première étape. Ainsi, l'effet d'ombre est éliminé tout en conservant les améliorations qu'apportent les points de contrôle. Une troisième étape regroupe points de contrôle et d'observation pour calculer la couverture de pannes globale. Les résultats (tableau 1) prouvent l'amélioration obtenue: le nombre de points d'observation a diminué. De plus, la couverture de pannes globale est améliorée.

#### 4.9. Insertion de points de contrôle à '0.5' au lieu de '1' et '0'

Les tests effectués pour tenter de remplacer les points de contrôle à '1' ou '0' par des points de contrôle à '0.5' ont tous permis d'aboutir à la même conclusion : il est préférable de toujours contrôler à '0.5'. La figure 7 présente un exemple où les points de contrôle à '1' ou '0' sont inefficaces: Un point de contrôle à '1' ou à '0' en C ne permettra jamais de détecter d'éventuelles pannes en X et Y. En effet, la porte ET nécessite que C soit forcé à '1' pour sensibiliser le chemin alors que la porte OU exige que C soit toujours à '0'.

L'insertion de points de contrôle à 0,5 présente cependant l'inconvénient d'augmenter la surface occupée en raison du matériel additionnel que cela nécessite. L'utilisation, dans la majorité des cas, de points de contrôle à '1' ou '0' avec l'insertion de points à '0.5' seulement aux

endroits posant problèmes peut représenter un bon compromis entre la couverture de pannes à atteindre et le matériel additionnel.



**Fig. 7:** Exemple d'inefficacité de points de contrôle à '1' et '0'.

### 5. Synthèse des résultats obtenus

Le tableau 1 résume les résultats obtenus en appliquant les différentes techniques au circuit C7552 et à l'arbre de ET à 32 entrées.

- 0- Version manuelle de FO.
- 1- Technique de création de secteurs.
- 2- Propagation de l'observabilité et de la contrôlabilité.
- 3- Insertion de points de test à un niveau logique supérieur.
- 4- Insertion de points doubles.
- 5- Inversion des modes.
- 6- Amélioration de la contrôlabilité et l'observabilité.
- 7- Nouvelle répartition des modes.
- 8- Inversion des modes avec points de contrôle à '0.5'.
- 9- Nouvelle répartition des modes avec points de contrôle à '0.5'.
- 10- Nouvelle répartition des modes avec points de contrôle à '0.5' et réajustement des seuils.

Technique adoptée	Nombre de points de contrôle	Nombre de points inefficaces	Nombre de points d'observation	Couverture de pannes
<b>0</b>	9	0	24	0.9945
<b>1</b>	15	0	88	0.9986
<b>2</b>	27	6	88	0.9991
<b>3</b>	15	6	67	0.9991
<b>4</b>	145 doubles	0	0	0.9832
<b>5</b>	16	2	60	0.9830
<b>6</b>	18	0	54	0.9937
<b>7</b>	18	0	36	0.9967
<b>8</b>	18 à '0.5'	0	43	0.9997
<b>9</b>	18 à '0.5'	0	36	0.99978
<b>10</b>	18 à '0.5'	0	29	0.99967

**Tableau 1:** Présentation des résultats.

## 6. Conclusion

Cet article présente un certain nombre de techniques d'insertion de points de test qui ont permis de mettre à jour de nouveaux problèmes qui, jusque là, ont eu tendance à être négligés par les travaux couvrant ce domaine. L'insertion de ces différentes techniques dans un outil automatique a permis, à travers les essais effectués sur des circuits difficilement testables, de prouver, de par les résultats obtenus, qu'il est possible d'obtenir des performances comparables à celles de la version manuelle de Force-Observe du point de vue couverture de pannes et nombre de points de test insérés.

Partant d'un circuit qui n'était pas conçu pour être facilement testable, il est, en outre, possible d'en obtenir une nouvelle description qui, elle, présente une testabilité proche de 100%, en un minimum de temps et moyennant un coût minime en surface additionnelle.

Un tel outil ne nécessite, de plus, aucune expertise dans le domaine du test de la part du concepteur et facilite la tâche de l'expert en testabilité.

## Remerciements

Les auteurs tiennent à exprimer leur profonde gratitude à Yvon SAVARIA, professeur à l'Ecole Polytechnique de Montréal, pour la disponibilité dont il a toujours fait preuve, ainsi que son appui inconditionnel. Les remerciements de l'auteur vont également à Bruno LAGÛE qui a développé la version manuelle et une première version automatique de l'outil.

## Bibliographie

- [AZE 77] AZEMA P., LOZES A., et DIAZ M., "Test point placement for combinational circuits" Digital Processes, Vol. 3, No 3, 1977, pp 227-235.
- [BRG 85] BRGLEZ F. et FUJIWARA H., "A neutral list of 10 combinational benchmark circuit and a target translator in Fortran", Proceedings of the IEEE International Symposium o Circuits And Systems, Special session on ATPG and Fault Simulation, Juin 1985.
- [BRI 86] BRIERS A.J. et TOTTON K.E. "Random pattern testability by fast fault simulation" International Test Conference, 1986, pp 274-281.
- [CAR 73] CARPENTER R.G., LINDBBLOOM E. et McMAHON M.T., "Statistical logic tes system having a weighted random test pattern generator", U.S. Patent No3,719,885, 1973.
- [CHA 93] CHANDRA S., PIERCE K., SRINATH G. SUCAR H.R. and KULKARNI V "CrossCheck: An innovative testability solution", IEEE Design & Test of Computers, Jun 1993, pp. 56-68.
- [FOX 77] Fox J.R., " Test-point condensation in the diagnosis of digital circuits ", Proc. IEE, Vo 124, No2, Fév. 1977, pp. 89-94.
- [GAD 69] GADDESS T.J., " Improving the diagnosability of modular combinational logic by tes point inserion ", Coord. Science Lab., Univ. Illinois, Urbana, Rep. R-409, Mars 1969.
- [GHE 87] GHEEWALA T., "Crosscheck : Test structure for testing integrated circuits ", U.S Patent, No 4,749,947, 1987.
- [GHE 89] GHEEWALA T., " Crosscheck: A cell based VLSI testable solution ", Proceedings of th 26 th Design Automation Conference, 1989, pp. 706-709.
- [HAY 73] HAYES J.P. et FRIEDMAN A.D., "Test point placement to simplify fault detection " IEEE International Symposium on Fault Tolerant Computing, 1973, pp. 73-78.
- [HAY 74] HAYES J.P., " On modifying logic networks to improvr their diagnosability ", IEE Transactions on Computers, Vol C-23, No1, Janvier 1974, pp. 56-62.
- [IYE 89] IYENGAR V.S. et BRAND D., " Synthesis of pseudo-random pattern testable designs " International Test Conference, 1989.

- [KOU 96] KOUDIL M., "FO+: Outil d'insertion automatique de points de test dans des description VHDL", 4th Maghrebian Conference on Software Engineering and Artificial Intelligence Avril 1996, pp. 279-290.
- [KRI 87] KRISHNAMURTHY B., "A dynamic programming approach to the test point insertio problem ", Proceedings of the IEEE Design Automation Conference, 1987,pp. 695-705.
- [LAG 89] LAGÜE B., "Insertion de points de test", Mémoire de projet de fin d'études, Ecol Polytechnique de Montréal, Avril 1989.
- [SAV 88] SAVARIA Y. et KAMINSKA B., "Force-Observe, a new design for testabilit approach ", Proc. of the International Symposium on Circuits And Systems, 1988.
- [SAV 88B] SAVARIA Y., " Conception et vérification des circuits VLSI ", Ecole Polytechnique d Montréal, 1988.
- [SAV 89] SAVARIA Y., LAGÜE B. et KAMINSKA B., " A pragmatic approach to the design o self-testing circuits ", Proceedings of the International Test Conference, 1989.
- [SAV 91] SAVARIA Y., YOUSSEF M., KAMINSKA B et KOUDIL M., "Automatic test poin insertion for pseudorandom testing", IEEE International Symposium on Circuits an Systems, Singapore - June 1991.
- [SCH 90] SCHULZ M.H., SEISS B.H. et TROUBORST P.M., "Test point insertion for scan-base bist", European Test Conference, 1990.